

KIM, Cheung Gon
Dec. 26, 2001
BSKB, LLP
(703) 205-8000
2658-0279A
(of)

대한민국특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

JC997 U.S. PRO
10/025477
12/26/01


별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

**CERTIFIED COPY OF
PRIORITY DOCUMENT**

출원번호 : 특허출원 2001년 제 49076 호
Application Number PATENT-2001-0049076

출원년월일 : 2001년 08월 14일
Date of Application AUG 14, 2001

출원인 : 웨지.필립스 웰시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2001 년 10 월 08 일

특허청
COMMISSIONER



【서지사항】

【서류명】	특허출원서	
【권리구분】	특허	
【수신처】	특허청장	
【참조번호】	0001	
【제출일자】	2001.08.14	
【발명의 명칭】	전원 시퀀스장치 및 그 구동방법	
【발명의 영문명칭】	POWER OF SEQUENCE FOR APPARATUS AND DRIVING FOR METHOD THEREOF	
【출원인】		
【명칭】	엘지 .필립스 엘시디 주식회사	
【출원인코드】	1-1998-101865-5	
【대리인】		
【성명】	김영호	
【대리인코드】	9-1998-000083-1	
【포괄위임등록번호】	1999-001050-4	
【발명자】		
【성명의 국문표기】	김창곤	
【성명의 영문표기】	KIM, Chang Gone	
【주민등록번호】	690623-1769911	
【우편번호】	702-240	
【주소】	대구광역시 북구 관음동 1235-10	
【국적】	KR	
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 김영호 (인)	
【수수료】		
【기본출원료】	20	면 29,000 원
【가산출원료】	5	면 5,000 원
【우선권주장료】	0	건 0 원
【심사청구료】	0	항 0 원
【합계】	34,000 원	
【첨부서류】	1. 요약서·명세서(도면)_1통	

【요약서】

【요약】

본 발명은 전원 시퀀스의 조절을 용이하게 하고, 드라이버 짐적회로의 오동작을 방지할 수 있는 전원 시퀀스장치 및 그 구동방법에 관한 것이다.

본 발명은 게이트 하이전압 및 게이트 로우전압을 발생하기 위한 전원장치와, 상기 게이트 하이전압과 상기 게이트 로우전압을 게이트 전극들에 순차적으로 공급하는 게이트 구동회로와, 상기 전원장치와 상기 게이트 구동회로 사이에 배치되어 상기 전원장치의 초기 구동시 상기 게이트 구동회로에 상기 게이트 로우전압이 먼저 공급되게 한 후에 상기 게이트 하이전압이 공급되도록 상기 게이트 하이전압을 절환하는 전압제어회로를 구비한다.

이러한 구성에 의하여, 스위칭소자를 사용하여 전원의 시퀀스를 제어하기 때문에 드라이버 짐적회로에 공급되는 전원 시퀀스의 조절이 용이할 뿐만 아니라 오동작을 방지할 수 있다. 또한, 타이밍 컨트롤러의 타이밍 제어신호를 이용하여 전원장치로부터 게이트 로우전압이 출력된 후, 게이트 하이전압을 출력시킴으로써 게이트 드라이버의 오동작이 발생하지 않는다.

【대표도】

도 4

【명세서】

【발명의 명칭】

전원 시퀀스장치 및 그 구동방법{POWER OF SEQUENCE FOR APPARATUS AND DRIVING FOR METHOD THEREOF}

【도면의 간단한 설명】

도 1은 종래의 액정표시장치를 개략적으로 나타내는 블록도.

도 2는 종래의 게이트 구동전압의 출력시점을 나타내는 파형도.

도 3은 도 2에 도시된 게이트 구동전압의 파형의 출력시점을 조절하기 위한 시퀀스 제어회로를 나타내는 회로도.

도 4는 본 발명의 제1 실시예에 따른 전원 시퀀스장치를 적용한 액정표시장치를 개략적으로 나타내는 블록도.

도 5는 도 4에 도시된 전원 시퀀스장치의 구동에 따른 게이트 구동전압의 파형의 출력시점을 나타내는 파형도.

도 6은 본 발명의 제2 실시예에 따른 전원 시퀀스장치를 나타내는 회로도.

도 7은 도 6에 도시된 전원 시퀀스장치의 구동에 따른 게이트 구동전압의 파형의 출력시점을 나타내는 파형도.

〈도면의 주요 부분에 대한 부호의 설명〉

2, 20 : 액정패널 4, 24 : 데이터 드라이버

6, 26 : 게이트 드라이버 8, 28 : 타이밍 컨트롤러

10, 30 : 파워블록 12, 40 : 시퀀스 제어회로

50, 60 : 전원 시퀀스장치

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<13> 본 발명은 전원 공급장치에 관한 것으로, 특히 전원 시퀀스의 조절을 용이하게 하고, 드라이버 집적회로의 오동작을 방지할 수 있는 전원 시퀀스장치 및 그 구동방법에 관한 것이다.

<14> 액티브 매트릭스(Active Matrix) 구동방식의 평판 표시기, 예를 들면 스위칭 소자로서 박막트랜지스터(Thin Film Transistor; 'TFT'라 함)를 이용하여 액정의 광 투과율을 조절함으로써 화상을 표시하게 된다. 이러한 액정 표시장치는 브라운관에 비하여 소형화가 가능하여 휴대용 텔레비전(Television)이나 랩탑(Lap-Top)형 퍼스널 컴퓨터(Personal Computer) 등의 표시기로서 상품화되고 있다.

<15> 도 1을 참조하면, 종래의 액정표시장치는 액정패널(2) 상의 데이터 라인들(DL)을 구동하기 위한 데이터 드라이버(4)와, 액정패널(2) 상의 게이트라인들(GL)을 구동하기 위한 게이트 드라이버(6)와, 데이터 드라이버(4) 및 게이트 드라이버(6)에 제어신호와 데이터신호 및 스캔신호를 공급하기 위한 타이밍 컨트롤

러(8)와, 게이트 드라이버(6)에 구동전압을 공급하기 위한 파워블록(10)을 구비 한다.

<16> 액정패널(2)에는 데이터라인들(DL)과 게이트라인들(GL)의 교차부들 각각에 배열되어진 화소들(11)에 텔레비전 신호와 같은 비디오신호에 해당하는 화상을 표시하게 된다. 화소들(11) 각각은 데이터라인(DL)으로부터의 데이터신호의 전압 레벨에 따라 투과 광량을 조절하는 액정셀을 포함한다. TFT는 게이트라인(GL)과 데이터라인(DL)들의 교차부에 배치되어 게이트라인(GL)으로부터의 스캔신호(게이트 펄스)에 응답하여 액정셀쪽으로 전송될 데이터신호를 절환하게 된다.

<17> 타이밍 컨트롤러(8)는 도시하지 않은 시스템 메인보드로부터 구동전압을 공급받는다. 이에 따라, 타이밍 컨트롤러(8)는 도시하지 않은 인터페이스부로부터 입력되는 영상 데이터(R, G, B Data) 및 제어신호(예를 들면 입력클럭, 수평동기신호, 수직동기신호, 데이터 인에이블신호)를 복수개의 드라이브 IC들로 구성된 데이터 드라이버(4)와, 복수개의 게이트 드라이브 IC들로 구성된 게이트 드라이버(6)에 공급한다.

<18> 데이터 드라이버(4)는 타이밍 컨트롤러(8)로부터 입력되는 영상 데이터(R, G, B Data)들에 대응하는 기준 감마전압들을 선택하여 아날로그 영상신호로 변환하여 제어신호에 따라 액정패널(2)로 공급한다.

<19> 게이트 드라이버(6)는 타이밍 컨트롤러(8)로부터 입력되는 제어신호들에 대응하여 액정패널(2)상에 배열된 TFT들의 게이트단자를 1라인씩 온/오프(on/off) 제어하며, 데이터 드라이버(4)로부터 공급되는 아날로그 영상신호들이 각 TFT들에 접속된 각 화소(11)들로 인가되도록 한다.

<20> 파워블록(10)은 도시하지 않은 시스템 메인보드로부터 공급되는 구동전압을 공급받아 게이트 드라이버(6)를 구동시키기 위한 구동전압을 생성하는 역할을 한다. 다시 말하여, 파워블록(10)은 게이트 스캐닝 클럭(GSC) 발생시 스캐닝 신호의 게이트 하이전압(VGH) 및 게이트 로우전압(VGL)을 생성하여 게이트 드라이버(6)에 공급한다.

<21> 게이터 로우전압(VGL)은 파워블록(10)으로부터 생성되어 게이트 드라이버(6)에 직접 전송된다. 반면에 게이트 하이전압(VGH)은 파워블록(10)과 게이트 드라이버(6) 사이에 배치된 시퀀스 제어회로(12)에 의해 그 출력시점이 결정되어 게이트 드라이버(6)에 공급된다. 이는 파워블록(10)에 메인전원(VDD)이 공급되면 게이트 로우전압(VGL) 및 게이트 하이전압(VGH)이 도 2에서와 같이 파워블록(10)으로부터 동시에 게이트 드라이버(6)에 공급된다. 이렇게 동시에 공급되는 게이트 하이 및 로우전압(VGH, VGL)으로 인해 게이트 드라이버(6)에서는 구동시점이 동기되지 못하여 오동작을 하기 때문에 시퀀스 제어회로(12)를 통해 게이트 하이전압(VGH')의 출력시점을 지연(T)시키게 된다.

<22> 도 3을 참조하면, 시퀀스 제어회로(12)는 파워블록(10)의 게이트 하이전압 출력라인(VGH')과 게이트 드라이버(6) 사이에 저항(R) 및 캐패시터(C)로 구성된 적분기가 배치된다.

<23> 저항(R) 및 캐패시터(C)는 파워블록(10)과 기저전압원(GND) 사이에 배치된다. 이러한, 적분기는 RC시정수에 의해 파워블록(10)에서 생성되어 출력라인으로 출력되는 게이트 하이전압(VGH')의 출력시점을 'T' 만큼 지연시키게 된다. 다

시 말하여, 적분기는 단순히 게이트 로우전압(VGL)이 공급된 후 게이트 하이전압(VGH)을 소정시간 지연시키는 역할을 한다.

<24> 상술한 바와 같이 파워블록(10)은 메인전원(VDD)이 공급되면 게이트 로우전압(VGL)과 게이트 로우전압(VGL)보다 T시간 만큼 지연된 게이트 하이전압(VGH)을 출력시키게 된다. 그러나 파워블록(10)에 메인전원(VDD)이 인가된 후 차단될 경우에는 게이트 하이전압 출력라인(VGH')의 전위는 하이임피던스가 되기 때문에 캐패시터(C)에 충전된 전압이 서서히 방전된다. 이 때, 다시 메인전원이 인가되면 완전히 방전되지 않은 전압과 공급되는 전압이 더해져 게이트 로우전압(VGL)보다 앞서 게이트 하이전압(VGH')이 출력되는 경우가 발생하여 게이트 드라이버(6)가 오동작하는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<25> 따라서, 본 발명의 목적은 전원 시퀀스의 조절을 용이하게 하고, 드라이버 집적회로의 오동작을 방지할 수 있는 전원 시퀀스장치 및 그 구동방법을 제공하는데 있다.

【발명의 구성 및 작용】

<26> 상기 목적을 달성하기 위하여, 본 발명에 따른 전원 시퀀스장치는 게이트 하이전압 및 게이트 로우전압을 발생하기 위한 전원장치와, 상기 게이트 하이전압과 상기 게이트 로우전압을 게이트 전극들에 순차적으로 공급하는 게이트 구동

회로와, 상기 전원장치와 상기 게이트 구동회로 사이에 배치되어 상기 전원장치의 초기 구동시 상기 게이트 구동회로에 상기 게이트 로우전압이 먼저 공급되게 한 후에 상기 게이트 하이전압이 공급되도록 상기 게이트 하이전압을 절환하는 전압제어회로를 구비한다.

<27> 상기 전압제어회로는 상기 전원장치와 상기 게이트 구동회로 사이에 배치되어 상기 전원장치로부터의 출력되는 상기 게이트 하이전압을 상기 게이트 드라이버로 절환하는 제1 스위치소자와, 상기 제1 스위치소자와 상기 전원장치의 게이트 로우전압 출력라인 사이에 연결되어 상기 제1 스위치소자의 스위칭 시점을 제어하는 제2 스위치소자와, 상기 제2 스위치소자와 상기 게이트 로우전압 출력라인 사이에 병렬로 연결되어 RC시정수에 의해 상기 제2 스위치소자를 스위칭시키기 위한 제1 저항 및 캐패시터와, 상기 제2 스위치소자와 기저전압사이에 연결되어 상기 캐패시터에 충전된 전압을 상기 기저전압원으로 방전시키기 위한 제2 저항을 구비한다.

<28> 상기 제1 스위치소자 및 상기 제2 스위치소자는 하나의 칩으로 집적화되는 것을 특징으로 한다.

<29> 상기 제1 스위치소자 및 제2 스위치소자 사이에 연결되어 상기 제1 스위치소자의 스위칭속도를 조절함과 아울러 보호하기 위한 전류제어용 저항을 추가로 구비한다.

<30> 본 발명에 따른 전원 시퀀스장치는 게이트 하이전압 및 게이트 로우전압을 발생하기 위한 전원장치와, 상기 게이트 하이전압과 상기 게이트 로우전압을 게이트 전극들에 순차적으로 공급하는 게이트 구동회로와, 상기 전원장치와 상기

게이트 구동회로 사이에 배치되어 상기 전원장치의 초기 구동시 상기 게이트 구동회로에 상기 게이트 로우전압이 먼저 공급되게 한 후에 상기 게이트 하이전압이 공급되도록 상기 게이트 하이전압을 절환하는 스위치 절환부와, 상기 스위치 절환부의 절환동작을 제어하기 위한 스위칭 제어신호를 발생하는 타이밍 제어부를 구비한다.

<31> 상기 스위치 절환부는 상기 전원장치와 상기 게이트 구동회로 사이에 연결되어 상기 전원장치로부터의 출력되는 상기 게이트 하이전압을 상기 게이트 드라이버로 절환하는 제1 스위치소자와, 상기 제1 스위치소자와 상기 전원장치의 게이트 로우전압 출력라인 사이에 연결되어 상기 타이밍 제어부로부터의 스위칭 제어신호에 의해 상기 제1 스위치소자의 스위칭 시점을 제어하는 제2 스위치소자를 구비한다.

<32> 상기 타이밍 제어부는 상기 전원장치에 구동전압이 공급되어 상기 게이트 로우전압이 상기 게이트 구동회로에 공급된 후에 상기 스위치 절환부에 타이밍 제어신호를 공급하는 것을 특징으로 한다.

<33> 본 발명에 따른 전원 시퀀스장치의 구동방법은 게이트 하이전압 및 게이트 로우전압을 발생하는 단계와, 게이트 하이전압을 절환하는 스위치소자를 이용하여 상기 게이트 로우전압을 게이트 구동회로에 공급한 후에 상기 게이트 하이전압을 상기 게이트 구동회로에 공급하는 단계와, 상기 게이트 로우전압과 상기 게이트 하이전압을 게이트 전극들에 순차적으로 공급하는 단계를 포함하는 것을 특징으로 한다.

<34> 상기 목적들 외에 본 발명의 다른 목적 및 특징들은 첨부한 도면들을 참조한 실시예의 설명을 통하여 명백하게 드러나게 될 것이다.

<35> 이하, 도 4 내지 도 7을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

<36> 도 4를 참조하면, 본 발명에 따른 액정표시장치는 액정패널(20) 상의 데이터 라인들(DL)을 구동하기 위한 데이터 드라이버(24)와, 액정패널(20) 상의 게이트라인들(GL)을 구동하기 위한 게이트 드라이버(26)와, 데이터 드라이버(24) 및 게이트 드라이버(26)에 제어신호와 데이터신호 및 스캔신호를 공급하기 위한 타이밍 컨트롤러(28)와, 게이트 드라이버(26)에 구동전압을 공급하기 위한 파워블록(30)과, 파워블록(30)으로부터 게이트 드라이버(26)에 공급되는 구동전압의 시퀀스 시간을 조절하기 위한 전원 시퀀스장치(50)를 구비한다.

<37> 액정패널(22)에는 데이터라인들(DL)과 게이트라인들(GL)의 교차부들 각각에 배열되어진 화소들(21)에 텔레비전 신호와 같은 비디오신호에 해당하는 화상을 표시하게 된다. 화소들(21) 각각은 데이터라인(DL)으로부터 공급되는 데이터신호의 전압레벨에 따라 투과 광량을 조절하는 액정셀을 포함한다. TFT는 게이트라인(GL)과 데이터라인(DL)들의 교차부에 배치되어 게이트라인(GL)으로부터의 스캔신호(게이트 펄스)에 응답하여 액정셀쪽으로 전송될 데이터신호를 절환하게 된다.

<38> 타이밍 컨트롤러(28)는 도시하지 않은 시스템 메인보드로부터 구동전압을 공급받는다. 이에 따라, 타이밍 컨트롤러(28)는 도시하지 않은 인터페이스부로부터 입력되는 영상 데이터(R, G, B Data) 및 제어신호(예를 들면 입력클럭, 수

평동기신호, 수직동기신호, 데이터 인에이블신호)를 복수개의 드라이브 IC들로 구성된 데이터 드라이버(24)와, 복수개의 게이트 드라이브 IC들로 구성된 게이트 드라이버(26)에 공급한다.

<39> 데이터 드라이버(24)는 타이밍 컨트롤러(28)로부터 입력되는 영상 데이터 (R, G, B Data)들에 대응하는 기준 감마전압들을 선택하여 아날로그 영상신호로 변환하여 제어신호에 따라 액정패널(20)로 공급한다.

<40> 게이트 드라이버(26)는 타이밍 컨트롤러(28)로부터 입력되는 제어신호들에 대응하여 액정패널(20)상에 배열된 TFT들의 게이트단자를 1라인씩 온/오프 (on/off) 제어하며, 데이터 드라이버(24)로부터 공급되는 아날로그 영상신호들이 각 TFT들에 접속된 각 화소(21)들로 인가되도록 한다.

<41> 파워블록(30)은 게이트 하이전압(VGH) 및 게이트 로우전압(VGL)을 생성하여 게이트 드라이버(26)로 출력하는 역할을 한다. 이 때, 게이트 하이전압(VGH)은 대략 20V정도가 되며, 게이트 로우전압(VGL)은 -5V정도가 된다.

<42> 전원 시퀀스장치(50)는 파워블록(30)으로부터 출력되는 게이트 하이전압 (VGH')의 출력시점을 게이트 로우전압(VGL)보다 소정시간 지연되게 출력되도록 하는 역할을 하게 된다.

<43> 본 발명의 제 1 실시예에 따른 전원 시퀀스장치(50)는 파워블록(30)의 게이트 하이전압 출력라인(VGH')과 게이트 드라이버(26) 사이에 배치되는 시퀀스 제어회로(40)와, 게이트 로우전압 출력라인(VGL')과 시퀀스 제어회로(40) 사이에 배치된 RC회로를 구비한다.

<44> 시퀀스 제어회로(40)는 파워블록(30)의 게이트 하이전압의 출력라인(VGH')과 게이트 드라이버(26) 사이에 연결된 제 1 P형 트랜지스터(Q1)와, 제 1 P형 트랜지스터(Q1)와 게이트 로우전압 출력라인(VGL') 사이에 연결된 제 2 N형 트랜지스터(Q2)를 추가로 구비한다.

<45> 제 1 P형 트랜지스터(Q1)의 이미터단자 및 베이스단자 사이에는 바이어스저항(RB)이 연결되고, 베이스단자에는 제 2 N형 트랜지스터(Q2)가 연결된다. 이 베이스단자 및 제 2 N형 트랜지스터(Q2) 사이에는 제 1 P형 트랜지스터(Q1)의 스위칭속도를 조절함과 아울러 보호하기 위한 전류제어용 저항(RS)이 연결되고, 베이스단자와 전류제어용 저항(RS) 및 게이트 하이전압 출력라인(VGH') 사이에는 두개의 바이어스저항들(RB)이 연결된다.

<46> 제 2 N형 트랜지스터(Q2)의 이미터단자는 게이트 로우전압 출력라인(VGL')에 연결되고, 베이스단자는 RC회로에 연결된다. RC회로와 베이스단자 사이에는 제 1 바이어스저항(RB1)이 연결된다.

<47> RC회로는 충전되는 전압에 의해 제 2 N형 트랜지스터(Q2)의 턴-온/오프 시점을 제어하여 파워블록(30)으로부터 출력되는 게이트 하이전압(VGH')의 출력시점을 지연시키는 역할을 한다. 이를 위해, RC회로는 제 2 N형 트랜지스터(Q2)의 베이스단자와 게이트 로우전압 출력라인(VGL') 사이에 병렬로 저항(R) 및 캐패시터(C)가 배치되고, 저항(R)과 기저전압원(GND) 사이에 제 2 바이어스저항(RB2)이 연결된다. 이 제 2 바이어스저항(RB2)은 캐패시터(C)에 충전된 전압을 기저전압원(GND)으로 빠르게 방전시키기 역할을 한다.

<48> 이와 같은, 전원 시퀀스장치(50)는 메인전원이 파워블록(30)에 공급되면 게이트 로우전압 출력라인 상의 게이트 로우전압(VGL')을 직접 게이트 드라이버(26)에 공급하고, 게이트 하이전압 출력라인 상의 게이트 하이전압(VGH')을 RC회로의 RC시정수에 의해 소정시간 지연시켜 게이트 드라이버(26)에 공급한다.

<49> 이를 상세히 하면, 메인전원이 공급되어 파워블록(30)으로부터 게이트 로우전압 출력라인(VGL')을 통해 게이트 로우전압(VGL)이 게이트 드라이버(26)에 공급된다. 이 때, 캐패시터(C)에 전압이 충전되고, 충전된 전압과 제 1 바이어스저항(RB1)에서의 전압강하에 의한 전압이 제 2 N형 트랜지스터(Q2)의 문턱전압보다 높아질 때까지 제 2 N형 트랜지스터(Q2)는 오프(OFF) 상태를 유지하게 된다. 이에 따라, 게이트 하이전압(VGH)은 제 1 P형 트랜지스터(Q1)에 의해 차단되어 게이트 드라이버(26)에 공급되지 못한다.

<50> 그런 다음, 캐패시터(C)에 충전된 전압과 제 1 바이어스저항(RB1)에서의 전압강하에 의한 전압이 제 2 N형 트랜지스터(Q2)의 문턱전압보다 높아지게 되면, 제 2 N형 트랜지스터(Q2)는 턠-온(ON)하게 되어 제1 P형 트랜지스터(Q1)의 베이스단자가 이미터단자의 전위보다 낮아져 턠-온된다. 이에 따라, 파워블록(30)의 게이트 하이전압 출력라인(VGH') 상의 게이트 하이전압(VGH)은 제1 P형 트랜지스터(Q1)를 통해 게이트 드라이버(26)에 공급된다.

<51> 이와 같은, 전원 시퀀스장치(50)는 도 5와 같이 파워블록(30)에 메인전원이 공급되기 전에 시퀀스 제어회로(40)의 제 1 P형 트랜지스터(Q1) 및 제 2 N형 트랜지스터(Q2)는 턠-오프상태를 유지하고 있다. 이 후 메인전원이 공급되면 게이트 로우전압(VGL) 및 게이트 하이전압(VGH)이 동시에 파워블록(30)으로부터 출력

된다. 이 때, 게이트 로우전압(VGL)이 게이트 로우전압 출력라인(VGL')을 통해 게이트 드라이버(26)에 공급된다. 반면에 게이트 하이전압(VGH)은 RC회로에 의해 출력시점이 지연되어 게이트 드라이버(26)에 공급되지 못한다.

<52> 게이트 로우전압 출력라인(VGL')에 게이트 로우전압(VGL)이 흐르게 될 경우 저항(R) 및 캐패시터(C)의 RC시정수에 의해 제 2 N형 트랜지스터(Q2)가 턴-온하게 된다. 제 2 N형 트랜지스터(Q2)가 턴-온함에 따라 제 1 P형 트랜지스터(Q1)의 베이스단자의 문턱전압이 낮아져 제 1 P형 트랜지스터(Q1)가 턴-온하게 되어 게이트 하이전압(VGH)이 파워블록(30)의 게이트 하이전압 출력라인(VGH') 및 제 1 P형 트랜지스터(Q1)를 통해 게이트 드라이버(26)에 공급된다. 여기서, 제 1 P형 트랜지스터(Q1)의 스위칭속도는 전류제어용 저항(RS)에 의해 결정된다. 즉, 저항값이 클수록 스위칭속도가 느려지고, 저항값이 작을수록 빨라지게 된다.

<53> 이와 같이, 파워블록(30)에 메인전원이 공급되면 도 5에서와 같이 게이트 로우전압(VGL)이 공급된 후, RC회로에 의해 시간지연(T)이 발생하고 제1 및 제2 트랜지스터(Q1, Q2)가 턴-온되어 게이트 하이전압(VGH)이 게이트 드라이버(26)에 공급된다.

<54> 한편, 파워블록(30)에 공급되는 메인전원이 차단될 경우에는 게이트 로우전압 출력라인(VGL')의 전위는 가상 그라운드가 되고, 이 때 캐패시터(C)에 충전된 전압은 저항(R) 및 제 2 바이어스저항(RB2)을 통해 기저전압원(GND)로 빠르게 방전된다. 이와 같이, 캐패시터(C)에 충전된 전압이 빠르게 방전되어 제2 N형 트랜지스터(Q2)가 턴-오프됨에 따라 제1 P형 트랜지스터(Q1)의 이미터 및 베이스 단자의 전위차가 동일하게 되어 제1 P형 트랜지스터(Q1) 역시 턴-오프된다.

<55> 이와 같이, 본 발명에 따른 전원 시퀀스장치(50)는 캐패시터(C)에 충전된 전압을 저항(RB) 및 제 2 바이어스저항(RB2)을 통해 빠르게 방전되게 되므로, 게이트 하이전압(VGH)이 파워블록(30)으로부터 출력은 게이트 로우전압(VGL)보다 빠르게 출력되지 않는다. 결과적으로 게이트 하이전압(VGH)이 게이트 로우전압(VGL)보다 앞서 출력됨에 따른 게이트 드라이버(26)의 오동작을 방지하게 된다.

<56> 도 6을 참조하면, 본 발명의 제 2 실시예에 따른 전원 시퀀스장치(60)는 파워블록(30)의 게이트 하이전압 출력라인(VGH')과 게이트 드라이버(26) 사이에 배치되는 시퀀스 제어회로(40)와, 시퀀스 제어회로(40)에 타이밍신호를 공급하기 위한 타이밍 컨트롤러(28)를 구비한다.

<57> 시퀀스 제어회로(40)는 파워블록(30)의 게이트 하이전압 출력라인(VGH')과 게이트 드라이버(26) 사이에 배치된 제 1 P형 트랜지스터(Q1)와, 제 1 P형 트랜지스터(Q1)와 기저전압원(GND) 사이에 배치된 제 2 N형 트랜지스터(Q2)를 추가로 구비한다.

<58> 제 1 P형 트랜지스터(Q1)의 이미터단자 및 베이스단자 사이에는 바이어스저항(RB)이 연결되고, 베이스단자에는 제 2 N형 트랜지스터(Q2)가 연결된다. 이 베이스단자 및 제 2 N형 트랜지스터(Q2) 사이에는 제 1 P형 트랜지스터(Q1)의 스위칭속도를 조절함과 아울러 보호하기 위한 전류제어용 저항(RS)이 연결되고, 베이스단자와 전류제어용 저항(RS) 및 게이트 하이전압 출력라인(VGH') 사이에는 두개의 바이어스저항들(RB)이 연결된다.

<59> 제 2 N형 트랜지스터(Q2)의 이미터단자는 기저전압원(GND)에 연결되고, 베이스단자는 타이밍 컨트롤러(28)에 연결된다. 또한, 베이스단자와 타이밍 컨트롤러(28) 사이에는 바이어스저항(RB)이 연결된다.

<60> 타이밍 컨트롤러(28)는 제 2 N형 트랜지스터(Q2)를 턠-온/오프 시키기 위한 타이밍 제어신호(Tcon)를 제 2 N형 트랜지스터(Q2)의 베이스단자에 공급하는 역할을 한다. 또한, 게이트 드라이버(26)에는 액정패널에 스캐닝신호를 공급하기 위한 제어신호를 공급하며, 데이터 드라이버(24)에는 디지털 영상 데이터신호(R, G, B) 및 소스샘플링클럭 등의 제어신호를 공급한다.

<61> 메인전원이 파워블록(30)에 공급되면 도 7과 같이 게이트 하이전압(VGH) 및 게이트 로우전압(VGL)이 동시에 게이트 드라이버(26)에 공급된다. 이 때, 파워블록(30)에 메인전원이 공급되기 전에는 시퀀스 제어회로(40)의 제 1 P형 트랜지스터(Q1) 및 제 2 N형 트랜지스터(Q2)는 턠-오프상태를 유지하고 있다. 이 후 메인전원이 공급될 경우 게이트 로우전압 출력라인(VGL') 상의 게이트 로우전압(VGL)이 게이트 드라이버(26)에 공급된다. 이 때, 게이트 하이전압(VGH')은 제 1 P형 트랜지스터(Q1)에 의해 차단된다.

<62> 그런 다음, 제 2 N형 트랜지스터(Q2)는 타이밍 컨트롤러(28)로부터 타이밍 제어신호(Tcon)가 공급되어 턠-온하게 된다. 이렇게 타이밍 제어신호(Tcon)에 의해 제 2 N형 트랜지스터(Q2)가 턠-온됨에 따라 제 1 P형 트랜지스터(Q1)의 베이스단자 상의 전압이 제 2 N형 트랜지스터(Q2)를 통해 기저전압원(GND)으로 흘러게 된다. 이에 따라, 제 1 P형 트랜지스터(Q1)는 문턱전압이 낮아져 턠-온하

게 되어 게이트 하이전압(VGH)이 파워블록(30)의 게이트 하이전압 출력라인 (VGH') 및 제 1 P형 트랜지스터(Q1)를 통해 게이트 드라이버(26)에 공급된다.

<63> 이와 같이, 본 발명의 제2 실시예에 따른 전원 시퀀스장치(60)는 게이트 하이전압(VGH)이 게이트 드라이버(26)에 공급되는 공급시점을 타이밍 컨트롤러(28)의 타이밍 제어신호(Tcon)에 제어하게 된다. 또한, 제 1 P형 트랜지스터(Q1)의 베이스단자와 제 2 N형 트랜지스터(Q2)의 컬렉터단자 사이에 배치된 전류제어용 저항(RS)을 이용하여 게이트 하이전압(VGH)이 게이트 드라이버(26)에 공급되는 공급시점을 제어하게 된다.

<64> 결과적으로, 본 발명에 따른 전원 시퀀스장치(60)는 파워블록(30)에 메인전원이 공급되어 게이트 로우전압(VGL)이 게이트 드라이버(26)에 공급된 후, 타이밍 컨트롤러(28)로부터 타이밍 제어신호(Tcon)가 공급되기 때문에 게이트 하이전압(VGH)이 게이트 로우전압(VGL)에 앞서 공급되는 경우는 발생하지 않게 된다.

<65> 따라서, 게이트 드라이버(26)에 게이트 로우전압(VGL)보다 게이트 하이전압(VGH)이 앞서 공급되지 않으므로 오동작이 발생하지 않게 된다.

<66> 한편, 시퀀스 제어회로(40)는 하나의 집적회로로 집적화하여 사용될 수 있다. 또한, 시퀀스 제어회로(40)에서의 각각의 트랜지스터(Q1, Q2)를 분리하여 집적화하여 사용할 수 있을 뿐만 아니라 전원 시퀀스장치(60)를 별도로 집적시켜 패키지화도 가능하다.

【발명의 효과】

<67> 상술한 바와 같이, 본 발명에 따른 전원 시퀀스장치 및 그 구동방법은 스위칭소자를 사용하여 전원의 시퀀스를 제어하기 때문에 드라이버 집적회로에 공급되는 전원 시퀀스의 조절이 용이한 장점이 있다. 또한, 타이밍 컨트롤러의 타이밍 제어신호를 이용하여 전원장치로부터 게이트 로우전압이 출력된 후, 게이트 하이전압을 출력시킴으로써 게이트 드라이버의 오동작이 발생하지 않는다.

<68> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

【특허청구범위】**【청구항 1】**

게이트 하이전압 및 게이트 로우전압을 발생하기 위한 전원장치와,
상기 게이트 하이전압과 상기 게이트 로우전압을 게이트 전극들에 순차적
으로 공급하는 게이트 구동회로와,
상기 전원장치와 상기 게이트 구동회로 사이에 배치되어 상기 전원장치의
초기 구동시 상기 게이트 구동회로에 상기 게이트 로우전압이 먼저 공급되게 한
후에 상기 게이트 하이전압이 공급되도록 상기 게이트 하이전압을 절환하는 전압
제어회로를 구비하는 것을 특징으로 하는 전원 시퀀스장치.

【청구항 2】

제 1 항에 있어서,
상기 전압제어회로는
상기 전원장치와 상기 게이트 구동회로 사이에 배치되어 상기 전원장치로부터
터의 출력되는 상기 게이트 하이전압을 상기 게이트 드라이버로 절환하는 제1 스
위치소자와,
상기 제1 스위치소자와 상기 전원장치의 게이트 로우전압 출력라인 사이에
연결되어 상기 제1 스위치소자의 스위칭 시점을 제어하는 제2 스위치소자와,
상기 제2 스위치소자와 상기 게이트 로우전압 출력라인 사이에 병렬로 연결
되어 RC시정수에 의해 상기 제2 스위치소자를 스위칭시키기 위한 제1 저항 및 캐
패시터와,

상기 제2 스위치소자와 기저전압사이에 연결되어 상기 캐패시터에 충전된 전압을 상기 기저전압원으로 방전시키기 위한 제2 저항을 구비하는 것을 특징으로 하는 전원 시퀀스장치.

【청구항 3】

제 2 항에 있어서,

상기 제1 스위치소자 및 상기 제2 스위치소자는 하나의 칩으로 집적화되는 것을 특징으로 하는 전원 시퀀스장치.

【청구항 4】

제 2 항에 있어서,

상기 제1 스위치소자 및 제2 스위치소자 사이에 연결되어 상기 제1 스위치소자의 스위칭속도를 조절함과 아울러 보호하기 위한 전류제어용 저항을 추가로 구비하는 것을 특징으로 하는 전원 시퀀스장치.

【청구항 5】

게이트 하이전압 및 게이트 로우전압을 발생하기 위한 전원장치와,

상기 게이트 하이전압과 상기 게이트 로우전압을 게이트 전극들에 순차적으로 공급하는 게이트 구동회로와,

상기 전원장치와 상기 게이트 구동회로 사이에 배치되어 상기 전원장치의 초기 구동시 상기 게이트 구동회로에 상기 게이트 로우전압이 먼저 공급되게 한 후에 상기 게이트 하이전압이 공급되도록 상기 게이트 하이전압을 절환하는 스위치 절환부와,

상기 스위치 절환부의 절환동작을 제어하기 위한 스위칭 제어신호를 발생하는 타이밍 제어부를 구비하는 것을 특징으로 하는 전원 시퀀스장치.

【청구항 6】

제 5 항에 있어서,

상기 스위치 절환부는

상기 전원장치와 상기 게이트 구동회로 사이에 연결되어 상기 전원장치로부터의 출력되는 상기 게이트 하이전압을 상기 게이트 드라이버로 절환하는 제1 스위치소자와,

상기 제1 스위치소자와 상기 전원장치의 게이트 로우전압 출력라인 사이에 연결되어 상기 타이밍 제어부로부터의 스위칭 제어신호에 의해 상기 제1 스위치소자의 스위칭 시점을 제어하는 제2 스위치소자를 구비하는 것을 특징으로 하는 전원 시퀀스장치.

【청구항 7】

제 5 항에 있어서,

상기 타이밍 제어부는 상기 전원장치에 구동전압이 공급되어 상기 게이트 로우전압이 상기 게이트 구동회로에 공급된 후에 상기 스위치 절환부에 타이밍 제어신호를 공급하는 것을 특징으로 하는 전원 시퀀스장치.

【청구항 8】

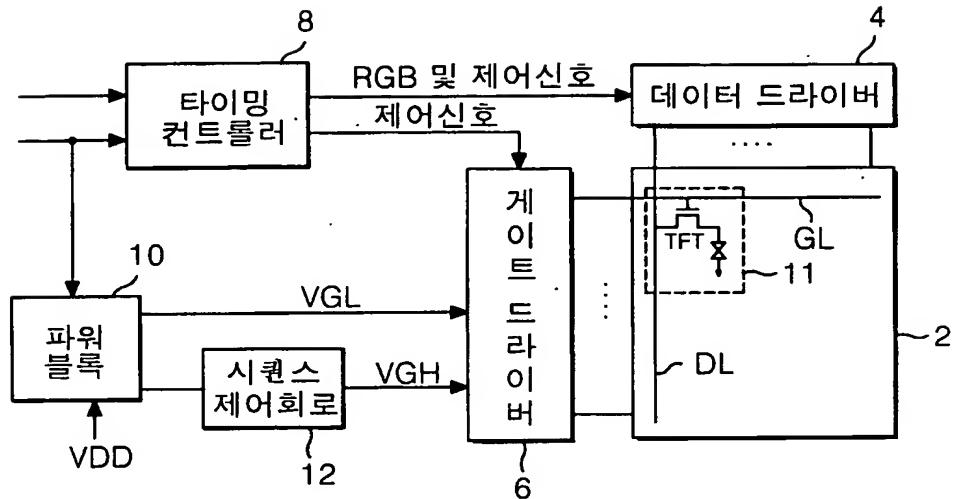
게이트 하이전압 및 게이트 로우전압을 발생하는 단계와,

게이트 하이전압을 절환하는 스위치소자를 이용하여 상기 게이트 로우전압을 게이트 구동회로에 공급한 후에 상기 게이트 하이전압을 상기 게이트 구동회로에 공급하는 단계와,

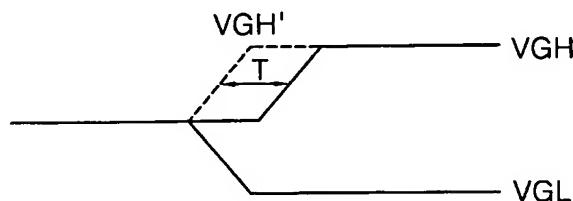
상기 게이트 로우전압과 상기 게이트 하이전압을 게이트 전극들에 순차적으로 공급하는 단계를 포함하는 것을 특징으로 하는 전원 시퀀스장치의 구동방법.

【도면】

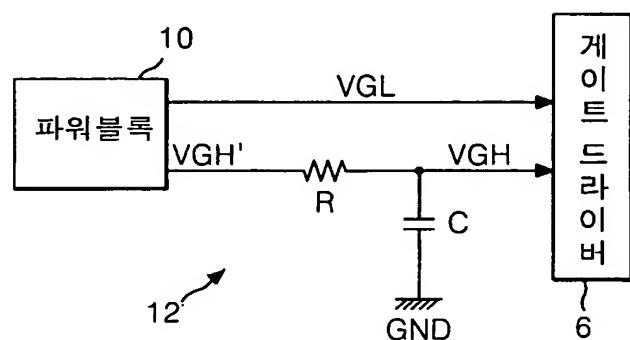
【도 1】



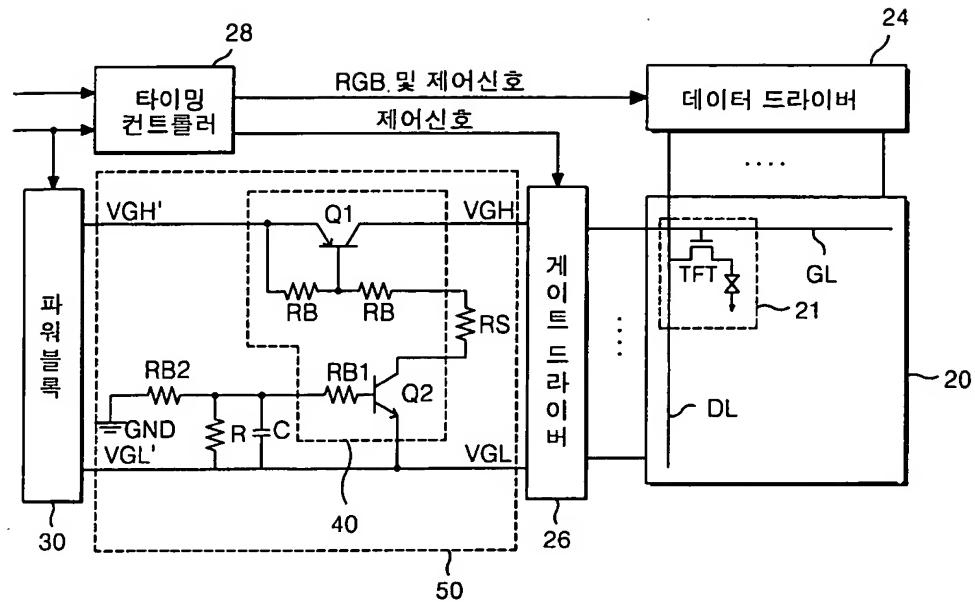
【도 2】



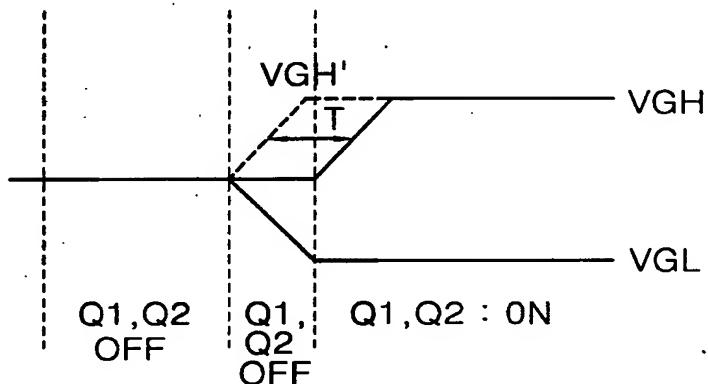
【도 3】



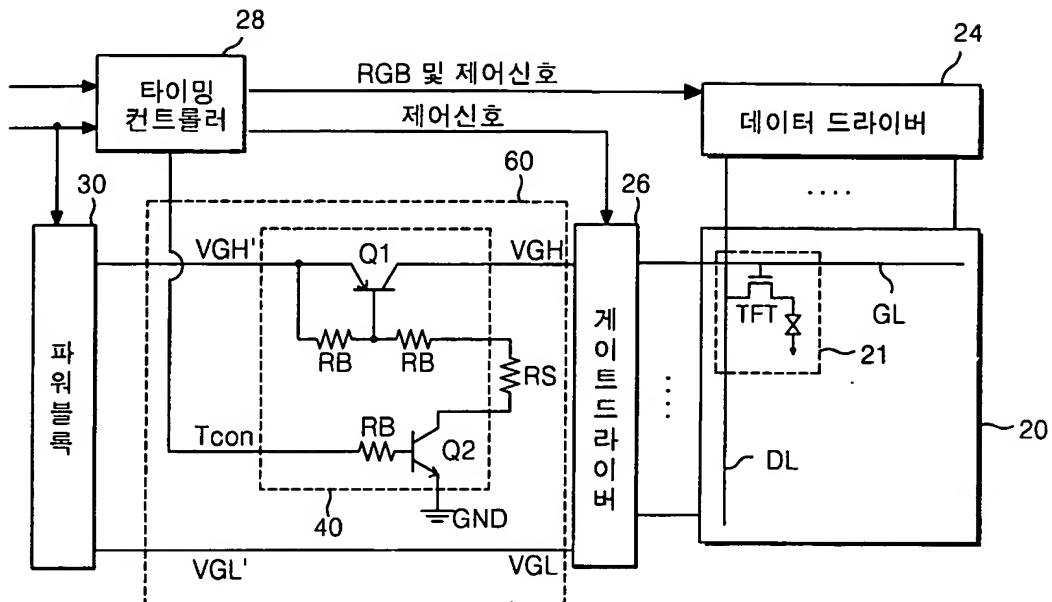
【도 4】



【도 5】



【도 6】



【도 7】

